Лекция Ищенко 3

Организация памяти процессора

В реальном режиме существует прямая адресация. В защищенном режиме логическая (виртуальная) адресация. Логический адрес состоит из селектора и смещения. Селектор - адрес сегмента (страница). Смещение - сумма эффективных составляющих адреса. Эффективные составляющие: базовый адрес (адрес начала некоторого массива), индекс (используется для работы с массивами, смещение, кратное размеру регистра), смещение (сдвиг адресов относительно базового), масштаб (множитель для перехода сразу через несколько сегментов).

Процессор

Это электронный блок, либо интегральная схема, исполняющая машинные инструкции. Характеристики: тактовая частота (количество элементарных операций в секунду), производительность (характеристика, сравнимая с эталонной (одноядерные процессоры Интел)), энергопотребление (рабочая температура, напряжения и токи ядра), нормы литографического процесса (характеристика, описывающая технологию изготовления процессора), архитектура (задает связи и правила взаимодействия внутренних компонентов).

Архитектура Фоннейма

Основана на циклическом процессе последовательной обработки данных. Команды и данные хранятся в одной и той же памяти.

Этапы цикла выполнения

Процессор берет число из реестра счетчика команд, переходит на шину адреса для чтения из памяти по данному адрес.

Память, получив на вход адрес и команду чтения, выдает содержимое ячейки этого адреса на шину данных.

Процессор получает число с шины данных и интерпретирует его как команду из своей системы команд, и исполняет ее.

Если последняя команда не является командой перехода, процесс делает ++ к числу в счетчике команд (в результате там образуется адрес следующей команды). Этот цикл называется процессом команды.

Во время процесса процессор считывает последовательность команд, содержащихся в памяти, и исполняет их. Такая последовательность команд называется программой. Очередность выполнения команд изменяется, если процессор считывает команду перехода или переключается в режим обработки прерываний. Команда ЦП является самым низким уровнем управления ПК. Поэтому выполнение каждой команды неизбежно и безусловно. Процессором не проверяется возможная потеря данных или допустимость выполняемых действий.

Конвейерная архитектура (pipelining)

Вводится в процессор с целью увеличения производительности. Для выполнения каждой команды требуется выполнение заранее известных действий. Часть этих действий (однотипных) ставится на конвейер. Конвейерная обработка подразумевает минимализацию простоя шины данных путем записи блока адресов, а не одного. Конвейерная обработка стала вводиться с i486.

CISC - Complex in structintion set command (полный).

RISC - Reduсed -\\- (неполный)

При дешифрации команды процессору приходится осуществлять долгий поиск команды, но большинство команд выполняется быстрее. В RISC в процессор включили блок, который мог генерировать команды из маленьких и простеньких команд, меньше команд.

MISC - Minimum -\\-. Используется около 20-30 команд. Добавили стек команд.

VLIW - very long instruction word. Эти процессоры сложную конструкцию команд считывали, как одну большую и сразу выполняли.

Многоядерные процессоры

До появления многоядерности использовались многопроцессорные системы. Ассиметричная - один из процессоров берет управление всеми процессами. Симметричная - управление передается от одного процессора к другому, разные процессоры могут параллельно выполнять разные действия. Многопроцессорные появились в середине 90-х. Многоядерные - в начале 2000-х.

Кэширование

Использование дополнительной быстродействующей памяти для хранения копии блоков информации из оперативной памяти, вероятность обращения к которым в ближайшее время велика. Различают кэши 1, 2, 3 уровня. Кэш первого уровня имеет наименьшее время доступа и малый размер (обычно дублирует регистры процессора несколько десятков раз). Кэш второго уровня - имеет большее время доступа и размер до 1кб. Хранятся фрагменты памяти. Кэш третьего уровня - самый большой и медленный, но быстрее оперативной памяти.

Процесс изготовления

Та частота, указанная в документации - частота стабильной работы процессора. На частоту влияют - напряжение, подаваемое на ядро, частота шины, множитель (задает частоту). Процессоры изготавливаются штамповкой. Затем попадает на тестовый стенд. Прогонка различных допустимых режимов.